PATENT ABSTRACTS OF JAPAN

(11)Publication number:

02-211672

(43) Date of publication of application: 22.08.1990

(51)Int.CI.

H01L 29/784

G02F 1/136

G09F 9/30

(21)Application number: 01-032333

(71)Applicant: FUJITSU LTD

(22)Date of filing:

10.02.1989

(72)Inventor: SOEDA SHINICHI

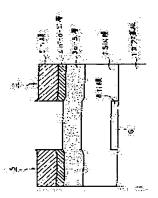
NASU YASUHIRO ENDO TETSURO

(54) THIN-FILM TRANSISTOR

(57)Abstract:

PURPOSE: To prevent the generation of a crack in a gate insulating film without having an adverse effect on insulating properties by forming laminated films including the gate insulating film by combining a film, internal stress of which displays tensile stress, and a film, internal stress of which displays compressive stress.

CONSTITUTION: A Ti film 8 is shaped onto a glass substrate 1 as a gate electrode G, an SiN film 2 as a gate insulating film and an a-Si layer 3 as an operation semiconductor layer are laminated onto the Ti film 8 in the order, and an n+ a-Si layer 4 as a contact layer and a Ti film 5 as a metallic film are laminated in source-drain electrode S, D sections. The Ti films used as the gate electrode G and the metallic film of the source-drain electrodes S, D are formed so as to display tensile stress and other films shaped through a plasma chemical vapor growth method so as to display compressive stress. Accordingly, internal stress in each section of a TFT is brought to a value close to zero, thus preventing the generation of cracks in the gate insulating film 2.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

の日本国特許庁(JP)

(1) 特許出題公開

3公開特許公報(A)

平2-211672 @公開 平成2年(1990)8月22日

@Int.Cl. 9 H 01 L G 02 F G 09 F 29/784

500 338

識別配号

7370-2H 8422-5C

庁内整理番号

8624-5F H 01 L 29/78 3 1 1

(全5頁) 審査論求 未請求 請求項の数 1

薄膜トランジスタ の発明の名称

> 頤 平1-32333 多种

> > 郎

願 平1(1989)2月10日

Æ 個発 明 老

仍先

眀

神奈川県川崎市中原区上小田中1015番地 富士通株式会社

宏 安

神奈川県川崎市中原区上小田中1015番地 富士通株式会社

仍発 쀳 者

神奈川県川崎市中原区上小田中1015番地 富士通株式会社

富士通株式会社 の出 願 人

須

弁理士 并析 貞一 197代 理 人

独泰川県川崎市中原区上小田中1015番地

1. 発明の名称

故障トランジスク

2. 特許鉛収の範囲

絶縁性差板上に内部応力の大きさが異なる複数 の映(F;)を積層して形成した麻讃トランジス クであって、

前記各談(F、)の内部成力(6」)と瞑厚(d、)との機の脚を略等に設定し、膜全体の見か け上の応力を尊にしたことを特徴とする弾膜トラ

3. 強明の詳細な説明

渡島度示造取等の表示セル駆動に用いる確談ト ランジスタに随し、

ゲート絶縁膜のグラック発生を貯止することを

絶縁絶基板上に内部応力の大きさが異なる複数

の腱を最層して形成した薄膜トランジスタであっ て、前記各談の内部応力と襲撃との後の和を略奪 に設定し、協会体の見かけ上の応力を等にした機 遊とする。

〔産業上の利用分野〕

本強男は機晶表示殺闘弊の表示セル駆動に用い る確欧トランジスタに関する。

選膜トランジスタを使用した商品特のアクティ プマトリクス選表示装置は、薄膜トランジスクが スイッチング選子として働くため、各国電の限度 を正確に制御することができ、大容蔑。勝調表示 に迷した異示装置である。そこで昨今では、ポケ ットTVの表示強硬として既に商品化されている のを始め、OA端末微器の表示裂置を目指して遊 んに開発が行われている。

(従来の技術)

〇ム端来複器の表示装置などのように、頭面サ ィズの火ない表示製造を実現するためには、四素

- 2 --

特開平 2-211672(2)

このクラックではゲート総経験とからその上層の動作半導体層とにまで進行し、ソース・ドレイン電板の、Dとゲート電板の開き運路する。なお、同図の4はn aーSIBのようなコンタクト層であり、5はTi.Cr.AL製のような金属験

- 3 -

これらの職を第1関に示すように、終縁性基礎 1 側から第1、第2、第3、・・・、第1の膜下: (個レi=1、2、・・・、1)とする。 本発明 では、これら各職下,の内部応力の、と厚させ: の税の利が、各部値において時等となるよう構成 した。

〔作 用〕

上述したようにゲート絶縁股を含む積階級を、 内容応力が引張応力を示す限と圧縮応力を示す股 とを組合せると、引張応力と圧縮応力とでは力の 作用する方向が反対となるので、各限で、の内部 応力が組役し合い、ゲート路線度を含む積階積全 体の合成された内部応力は小さくなる。

即ち、ゲート絶縁膜を含む後層膜会体の応力 ø は、各段 F. の内部応力を ø: , 厚をを d , とすると、下記①式によって美される。

使って、ヮ゛とd゛との組み合わせを適宜に選

てある。

そこでクラックの発生を動止するため、製造方 法を確々検討して、内部は力の小さいゲート海経 膜を形成することが読みられている。

しかし製造方法の改良により、ゲート総辞順の 内部応力を低くすることはできても、良好な絶縁 性が得られないなどの問題があり、低応力で且つ 能縁性の良好な職が得られる成際条件を見つける のは難しかった。

本発明は上記問題を解信して、絶縁性に悪影響 を及ぼずことなしに、ゲート絶縁脳のクラック発 生を防止する課職トランジスタマトリクスの提供 を目的とする。

(ผิ間を解決するための手数)

推議トランジスタは前述したように、絶縁性差板1上に、ゲート電極やゲート絶縁膜等、複数の膜を積度して形成する。

-- 4 -

び、各単位(各トランジスタマトリクス構成版) において o d の配を暗容とすれば、ゲート 級談を含む積度配金体の内部の力 o で、どの部位 においても見掛け上はは零とすることができる。

(実施例)

第2回は本税明の一実施例の物膜トランジスタ の排政を示している。前記第4回と同一部分は同 一符号を付して示してある。

本実絶例では以下師選するように、どの部位に おいても、上記の式を満足するように各版の材質 と駿厚を選択した。

~ 6 -

時開邓 2-211672(3)

a - 3)座1が終4の酸、TL殴5が終るの線に 相当する。

本無絶例ではゲート電極Cとソース・ドシイン電優S、Dの金属膜に用いたTi膜が引張(テンシル)応力を示し、ブラズマ化学気組成長(PーCYD)法で影威した他の設は、成膜条件によって応力値は異なるが、すべて圧縮(コンプレッシブ)応力を示すように高度した。各項の応力と厚きを下記第1表に示す。

第 1 表

酸	ø;(dyn/cn ^a)	及 e 4 (A)
Ti設B	4 × 1 0 '	8 0 0
SiN膜2	- 1 × 1 0 '	3 0 0 0
4-51題3	- 1 × 1 0 '	8 0 C
n・4-Si屋4	- 2 × 1 0 '	4 0 D
Ti職5	4 × 1 0 '	1 4 5 0

なお、上表の店力の: は、符号が+の場合は引 張応力, --の場合は医糖応力であることを示す。

このようにで、とも、を超み合わせたことにより、ゲート電極部の内部成力では、前述の①式から、

- 1 -

した.

第 2 表

缺	6; (dyn/cm ^T)	豚さる(人)
Ti膜6	4 × 1 0 °	\$ 0 0
SiNE2	- 1 × 1 0 °	3 0 0 0
a-SiB3	- 1 × 1 0 °	3 0 0
n-SiB4	- 2 × 1 0 °	4 0 0
Ti膜5	4 × 1 0 °	3 0 0 0
SIN腱6	2,1× 1 0 °	3 0 0

上記替収で、介:副8~5;NNGかぞれぞれ 第1の際~毎6の数に相当する。

このように特徴した変形支充部においても、ゲート電磁器およびソース・ドレイン電積船ともに、各職の応力が相段し合って全体の内部応力がはきわめて小さな値となり、ゲート絶縁繋2中動作半級は異3のクラックは発生しない。

以上の如く2つの実施例はいずれも、ガラス 被1上の報母膜が、どの部分においても全体の心 力では特に近くなり、徒ってクラックは発生せず、 種際トランジスタの特性先化がなく、位額度並び に製造炉留りを同上させることができる。

なお、本発明は上記実施例に限定されるもので

Ec. d. / Ed.

(4 ×800 - 1 ×3000 - 1 ×300) ×10*

(860:3000:300)

 $=-100 \times 10^{\circ} / 4100$

≒ -- 2 × 10' (dyp/cm")

となり、きわめて小さくなる。

また、ソース・ドレイン電極部においても、内 部区力(は同じくD式から、

= 1700 × 10° / 5150

= 3 × 10⁴ (dyn/cm²) .

となり、これまたらわめて小さくなる。

このように本実彫刻では、TPTの各部位における内部応力を導に近い値とすることができ、ゲート発縁襲2にはグラックの発生は見られなかった。

第3國は上記一支施例の離成に、更に保護膜と してSiN関もを形成した発彩例であって、各版 の厚さe」と応力は、を下記の第2版の如く選択

- 8 -

はなく、例えば、各膜の合計原さや、使用する各膜P、のせれぞれの対質及び厚さ、 取いは積層器 数等は、 悪々選択し得るものである。

例えば、ゲート絶縁酸2の材質として、上記5iNおよび5iO。以外に、TiO。等を用いることもできる。

また、上記各版P: 会体の見掛け上の窓力のは、 絶対値が196のオーダー以下であれば、充分に クラックの発法を照例できる。

(発明の効果)

以上説明した如く、木魚等によれば、強頭トランジスクを構成する積極膜のそれぞれの見かけ上の応力がきわめて小さくなるので、ゲート絶縁膜にクラックが発生せず、限限トランジスタ特性の劣化を防止でき、信頼性および酸強歩留りが向上する。

4. 図節の簡単な説明

第1図は本発明の構成説明図、

- 16-

- ů ~

特開平 2-211672(4)

第2回は本発明の一実施関構成副明回、 第3回は本発明の変形配能明回、 第4回は延卒の薄膜トランジスタの間臨点説明 3.

図において、1 は絶縁性 恭報 (ガラス基板)、2 はゲート絶級膜、9 は動作半原体圏 (a - Si 順)、4 はコンタクト形 (n * a - Si 同) 5 は金属職 (Ti 職)、G はゲート電棚、F; 第 j ~ 第 n (し = 1, 2, 3、・・・, n) の 徴、S. Dはソース・ドレイン 世極を示す。

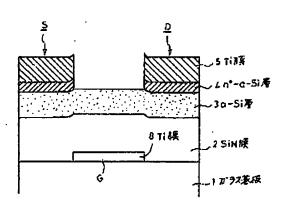
代理人 弁理士 并 裕 貞 -

ーFn オn 4膜 Fn-1 Fn-2

——F9 #3a膜 ——F2 #2a膜 ——F1 #1a膜 距離性素級

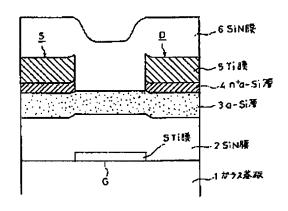
本発明《構改説》9回 盤 1 図

- 11-

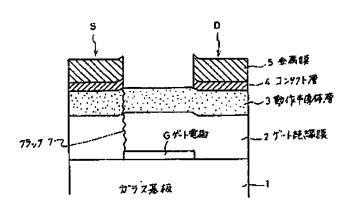


本彩明-炭梔例構成:説明図 盤 2 図

特開平 2-211672(5)



木ベ明。安別例構攻設明図 第 3 図



海膜トランシスタの同題点説明図 第 4 個